ÖZET

ALÇALTICI-YÜKSELTİCİ ÇEVİRİCİ TOPOLOJİSİ MODLAR ARASI GEÇİŞ BÖLGESİ EN İYİLEŞTİRİCİ YÖNTEM

Buluş konusu yöntem ile dijital kontrollü geniş giriş gerilim aralıklı, yüksek güç yoğunluklu ve verimliliğe sahip bir dört anahtarlı alçaltıcı-yükseltici çevirici yumuşak mod geçişli olarak tasarlanmıştır. Önerilen yöntem sayesinde doluluk oranlarında oluşan ani sıçramaların topolojiye olan negatif etkilerini minimize etmek veya ortadan kaldırmak üzere sıçramanın yaşandığı doluluk oranı değeri, diğer doluluk oranı değeri ile kompanze edilmiştir. Bunun yanında mod geçişlerinde oluşabilecek kontrolcü sinyali (u) kararsızlıklarından dolayı çeviricinin sürekli olarak mod değiştirmesini engellemek ve bu mod geçişlerinde oluşabilecek gerilim dalgalanmalarını ortadan kaldırabilmek için histerezis yapıları kullanılmıştır.

İSTEMLER

1. $D2$ doluluk oranı alçaltıcı kısmın anahtarlarını (Q1, Q2), $D1$ doluluk oranı ise yükseltici kısmın anahtarlarını (Q3, Q4) kontrol etmek üzere kontrolcü sinyalinin (u) artmasına bağlı olarak alçaltıcı-yükseltici bir çeviricinin mod geçişlerini sağlayan bir yöntem olup özelliği;

$0 < B < C < E < 1{,}8$ olmak üzere:

- $D1$ doluluk oranı sıfıra ayarlanarak yükseltici kısmındaki anahtarın (Q3) tamamen kesimde, senkron anahtarın (Q4) tamamen iletimde olması sağlanarak $0 < u < B$ aralığında çeviricinin alçaltıcı modda çalıştırılması,
- kontrolcü sinyali (u) B'ye eşit olduğunda çeviricinin alçaltıcı moddan, alçaltıcı-yükseltici moda geçiş yapması ve geçişte osilasyon olmaması için $D1$ doluluk oranı sıçrama yaparken, $D2$ doluluk oranının bu ani sıçramayı kompanze edecek şekilde azaltılması,
- $B \leq u < C$ aralığında çeviricinin genişletilmiş alçaltıcı modda çalıştırılması,
- $C \leq u < E$ aralığında çeviricinin genişletilmiş yükseltici modda çalıştırılması,
- kontrolcü sinyali (u) E'ye eşit olduğunda, çeviricinin alçaltıcı-yükseltici moddan yükseltici moda geçiş yapması ve bu noktada $D2$ doluluk oranı 1'e sıçrama yaparken bu sıçramanın etkisini azaltmak için $D1$ doluluk oranının azaltılması,
- $E \leq u < 1{,}8$ aralığında $D2$ doluluk oranı 1'e ayarlanarak anahtarın (Q1) devamlı iletimde, senkron anahtarın (Q2) devamlı kesimde olması sağlanarak çeviricinin yükseltici modda çalıştırılması

işlem adımlarını içermesidir.

2. $D2$ doluluk oranı alçaltıcı kısmın anahtarlarını (Q1, Q2), $D1$ doluluk oranı ise yükseltici kısmın anahtarlarını (Q3, Q4) kontrol etmek üzere kontrolcü sinyalinin (u) azalmasına bağlı olarak alçaltıcı-yükseltici bir çeviricinin mod geçişlerini sağlayan bir yöntem olup özelliği;

$0 < A < C < D < 1{,}8$ olmak üzere:

- $D < u < 1{,}8$ aralığında çeviricinin yükseltici modda çalıştırılması,
- kontrolcü sinyali (u) D'ye eşit olduğunda, $D2$ doluluk oranı 1 değerinden 0,9 değerine düşerken $D1$ doluluk oranının bu durumu kompanze etmek için artırılması,
- $C \leq u \leq D$ aralığında çeviricinin genişletilmiş yükseltici modda çalıştırılması,

- $A < u < C$ aralığında çeviricinin genişletilmiş alçaltıcı modda çalıştırılması,
- kontrolcü sinyali (u) A'ya eşit olduğunda $D1$ doluluk oranı 0,1 değerinden 0'a düşürülürken $D2$ doluluk oranının bunu kompanze edecek şekilde artırılması,
- $0 < u \leq A$ aralığında çeviricinin alçaltıcı modda çalıştırılması

işlem adımlarını içermesidir.

3. İstem 1 veya 2'ye uygun bir yöntem olup özelliği; A, B, C, D, E değerlerinin sırasıyla 0,8, 0,87, 1, 1,1 ve 1,2 seçilmesidir.

TARİFNAME

ALÇALTICI-YÜKSELTİCİ ÇEVİRİCİ TOPOLOJİSİ MODLAR ARASI GEÇİŞ BÖLGESİ EN İYİLEŞTİRİCİ YÖNTEM

Teknik Alan

Buluş, alçaltıcı-yükseltici çevirici topolojisi modlar arası geçiş bölgesi en iyileştirici bir yöntem ile ilgilidir.

Tekniğin Bilinen Durumu

Dört Anahtarlı Alçaltıcı-Yükseltici çeviricilerin genel tasarımı literatürde sıklıkla yer alan olgunlaşmış bir konudur. Ancak bu çeviricilerin tasarımında dikkat edilmesi gereken ve çoğu kez göz ardı edilen önemli nokta modlar arası geçişin düzgün bir şekilde uygulanabilmesidir. Alçaltıcı mod ile yükseltici modun transfer fonksiyon karakteristikleri birbirinden farklıdır. Ayrıca PWM'lerin doğrusal olmayan karakteristiklerinden, anahtarlama gürültülerinden, anahtarların iletime ve kesime girme arasındaki zaman farklarından (dead time), kontrol döngüsünde ve anahtar sürücü yapılarında oluşan zaman gecikmelerinden, PCB hatalarından kaynaklı ideal alçaltıcı mod doluluk oranı değeri ($D2$) %100, ideal yükseltici mod doluluk oranı değeri ($D1$) %0 olamayacaktır. Özetle doluluk oranı değerleri sayılan sebeplerden ötürü kısıtlanır. Hem transfer fonksiyonlarındaki farklılık hem de doluluk oranı kısıtlamalarından dolayı mod geçişlerinde kararsızlık noktaları oluşur. Oluşan bu kararsızlık noktalarındaki doluluk oranı sıçramaları neticesinde ölü bölge (dead-zone) adı verilen regülasyonun ve kontrolün sağlanmadığı bir alan oluşur. Kontrol sinyalindeki kararsızlıklar, ölü bölge olarak adlandırılan zamanda çıkış geriliminin regülasyon olmadan giriş gerilimini izlemesi, çıkış gerilimindeki dalgalanma ve harmonikler, anahtarlardaki darbe atlamaları mod geçişlerinde karşılaşılan önemli problemler olarak sıralanabilir. Mod geçişlerindeki bu problemler topolojinin verimliliğini, regülasyonunu ve kontrolcü kararlılığını olumsuz yönde etkilemektedir. Bu sorunlara ek olarak, bu tip çeviricilerin analog kontrol yapılarıyla kontrolünün sağlanması maliyet, sisteme erişebilirlik (kontrol) ve kullanılan malzeme sayısı bakımından dezavantaj oluşturmaktadır.

Literatürde modlar arası yumuşak geçişle ilgili, ölü bölge diye tabir edilen bölgenin sisteme negatif etkilerini gösteren ve çözüm önerileri sunan oldukça fazla araştırma ve yayın bulunmaktadır. Bunlardan en yaygın olanları alçaltıcı ve yükseltici modların birleştirildiği yöntemlerdir [4-9]. Bu yöntemler topoloji transfer fonksiyonlarındaki kararsızlık noktalarını azaltır. Ana dezavantajları ise çıkış gerilim dalgalanmalarına ve alt harmoniklere olan azaltıcı etkileri düşüktür ve çoğu dijital kontrol uygulamaları için uygun değildir.

[3] ve [10]'da alçaltıcı ve yükseltici modların, alçaltıcı modun alabileceği maksimum doluluk kırpılarak birleştirilmesinden bahsedilmiştir. Bu yöntemin dezavantajı ise alçaltıcı-yükseltici modda çıkış gerilim dalgalanmasının azalmasına rağmen, yükseltici moda göre verimliliğin düşmesidir.

Dijital kontrolcüler için uygulanabilir ve literatürde önerilen yöntemlere nazaran geçişler için daha yenilikçi yöntemler sunan çalışmalar ise [1-2], [11-12]'de verilmiştir. [11]'e göre mod geçişlerinde alçaltıcı ve yükseltici mod doluluk oranları D_2 = D_1 = 0,5 olarak seçilmiştir. Bobin üzerindeki enerjiyi Q1 ve Q3 anahtarı kesimde olduğunda yüke aktarır. Bu durumda çıkış akımının ortalama değeri I_{OUT}=I_L(1-D) olacaktır. D 'ye 0,5 yazıldığında, I_L = 2 I_{OUT} bulunur. Bobin ortalama akım değeri arttığı için, bobin iletim kayıpları artar. Bu nedenle [11]'in önermiş olduğu yöntem için mod geçişlerinde verimlilik düşük olur. [1] ve [13]'te mod değişim algoritmalarının birbiriyle aynı olduğu görülmektedir. Buradaki temel amaç doluluk oranı kısıtlamalarından dolayı ortaya çıkan doluluk oranı sıçramalarını kompanze edecek şekilde aksiyon alınmış olmasıdır. Örneğin D_1 doluluk oranı ani artarken, D_2 doluluk oranı buna tepki vererek belirli ölçüde azaltılmış ve bu artışın etkisi dengelenmeye çalışılmıştır. Buradaki en büyük dezavantaj geçişlerde histerezis yapılarının bulunmayışıdır. Bu sebeple kontrolcü kararsız kaldığında sürekli olarak modunu değiştirebilir. [2] ise ölü bölgeden kurtulabilmek için birden fazla yöntem önermiştir. Çalışma kapsamında önerilen ana yöntem histerezisli yapıya sahip olandır. Temelinde mod geçiş noktalarında histerezis yapısını kullanarak doluluk oranı sıçramalarında oluşabilecek kontrolcü kararsızlıklarında çeviricinin sürekli olarak mod değiştirmesini engellemek istemiştir. [1] ve [2]'de belirtilen yöntemler literatürde sıklıkla kullanılmaktadır.

US2009108823A1 numaralı başvuru, bir anahtarlama regülatörünü çalıştırmak için yüksek verimli bir kontrol devresi ve yöntemi ile ilgilidir. Anahtarlama regülatörü, giriş

voltajı daha yüksek, daha düşük veya çıkış voltajına yakın olduğu durumlarda çıkış voltajını düzenleyebilmektedir. Anahtarlama regülatörü birinci, ikinci, üçüncü ve dördüncü anahtarlara sahiptir. Kontrol devresi, anahtarlama regülatörünü buck modunda, boost modunda veya buck-boost modunda çalıştırabilir. Buck-boost modunda kontrolcü, anahtar geçişi sırasında enerji tüketimini azaltmak için dört anahtarı bir verimlilik sıralamasında çalıştırır, diğer yandan, enerji aktarım aşamasından kaynaklanan direnç kaybı da en aza indirilir. Ayrıca söz konusu devre, dönüştürücünün doğrusallığının dikkate alınmasına uyacak şekilde görev döngüsü sınırlamasını kontrol edebilir. Ancak söz konusu tasarım ile mod geçişlerinde oluşan çıkış gerilimi dalgalanmasının ve kontrolcü sinyalindeki kararsızlık noktalarının sayısının azaltılmasına yönelik bir geliştirmeden bahsedilmemiştir.

Sonuç olarak yukarıda anlatılan olumsuzluklardan dolayı ve mevcut çözümlerin konu hakkındaki yetersizliği nedeniyle ilgili teknik alanda bir geliştirme yapılması gerekli görülmüştür.

Buluşun Amacı

Doluluk oranı kısıtlamalarından dolayı mod geçişlerinde doluluk oranlarında ani sıçramalar ortaya çıkar. Oluşan bu sıçramalar beraberinde çıkış geriliminde hem AA (alternatif akım) hem DA (doğru akım) incelemedeki dalgalanma ve harmonik bileşenlere, anahtarların düzgün işlevini yerine getirememesine, darbe atlamalara, regülasyon bozukluklarına ve ölü bölgenin oluşmasına sebebiyet verir. Önerilen yöntemdeki temel amaç, doluluk oranlarında oluşan bu ani sıçramaların topolojiye olan negatif etkilerini minimize etmek veya ortadan kaldırmaktır. Bunu başarabilmek için ise sıçramanın yaşandığı doluluk oranı değeri diğer doluluk oranı değeri ile kompanze edilerek sıçramanın topolojiye olan etkisinin azaltılması amaçlanmıştır.

Literatürde iyi bilinen [1] ve [2]'de önerilen yöntemlere göre bu çalışma kapsamında önermiş olduğumuz yöntemin fazlaca avantajı bulunmaktadır. [1]'deki en büyük eksiklik mod geçişlerinde histerezis yapılarının bulunmamasıdır. Bu durumda kontrolcü sinyali (u) kararsızlıklarında çevirici sürekli olarak modunu değiştirerek çıkış geriliminde dalgalanma (ripple) oluşmasına neden olacaktır. [2]'deki en büyük eksiklik ise doluluk oranlarının birbirini kompanze edecek şekilde ayarlanmamış olmasıdır. Doluluk oranları sıçramaların etkilerini minimize edecek şekilde ayarlanmadığı için bu sıçramaların

olumsuz etkileri çıkış geriliminde anlık aşımlar (overshoot) ve gerilim dalgaları oluşmasına ve anahtarlamalarda darbe atlamalara neden olur.

Önermiş olduğumuz yöntemde doluluk oranı kompanzasyonu ve histerezis yapıları birlikte kullanılarak ortaya çıkan problemlere çözüm getirilmiştir. Ayrıca mod geçişlerinde oluşan çıkıştaki gerilim dalgalanmasının ve kontrolcü sinyalindeki kararsızlık noktalarının sayısının azaltılması hedeflenmiştir. Önermiş olduğumuz yöntemin eksik yanı ise u=1 noktasında (formül değişim noktası denilebilir.) histerezis yapısı bulunmadığı için çevirici bu alanda sürekli olarak modunu değiştirerek AA incelemede çıkışta gerilim dalgalanması oluşturabilecektir. Bu sorunun çözümü için ise ilgili noktanın bulunduğu alana histerezis yapısı yerleştirilebilir. Fakat bu önerilen yöntemde karmaşıklığa yol açacaktır. Bu problemin çözümü için teorik olarak bulunan formüllerde güncellemeler yapılarak u (kontrolcü) sinyalinin, formül (mod) geçiş noktası olan u=1 noktasından modunu sürekli bu nokta etrafında değiştiremeyecek kadar ötelenmesi de bir diğer çözüm olabilir.

Buluşun yapısal ve karakteristik özellikleri ve tüm avantajları aşağıda verilen şekiller ve bu şekillere atıflar yapılmak suretiyle yazılan detaylı açıklama sayesinde daha net olarak anlaşılacaktır.

Referanslar

[1] L. Callegaro, M. Ciobotaru, D. J. Pagano, E. Turano, and J. E. Fletcher, “A Simple Smooth Transition Technique for the Noninverting Buck-Boost Converter,” *IEEE Trans. Power Electron.*, vol. 33, no. 6, pp. 4906–4915, 2018, doi: 10.1109/TPEL.2017.2731974.

[2] C. Restrepo, T. Konjedic, J. Calvente, and R. Giral, “Hysteretic transition method for avoiding the dead-zone effect and subharmonics in a noninverting buck-boost converter,” *IEEE Trans. Power Electron.*, vol. 30, no. 6, pp. 3418–3430, 2015, doi: 10.1109/TPEL.2014.2333736.

[3] R. Paul and D. Maksimovic, “Smooth transition and ripple reduction in 4-switch non-inverting buck-boost power converter for WCDMA RF power amplifier,” *Proc. - IEEE Int. Symp. Circuits Syst.*, pp. 3266–3269, 2008, doi: 10.1109/ISCAS.2008.4542155.

[4] M. Gaboriault and A. Notman, “A high efficiency, non-inverting, buck-boost DC-DC converter,” Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC, vol. 3, no. C, pp. 1411–1415, 2004, doi: 10.1109/apec.2004.1296049.

[5] X. Ren, X. Ruan, H. Qian, M. Li, and Q. Chen, “Three-mode dual frequency two-edge modulation scheme for four-switch buck-boost converter,” IEEE Trans. Power Electron., vol. 24, no. 2, pp. 499–509, 2009, doi: 10.1109/TPEL.2008.2005578.

[6] P. C. Huang, W. Q. Wu, H. H. Ho, and K. H. Chen, “High efficiency and smooth transition buck-boost converter for extending battery life in portable devices,” 2009 IEEE Energy Convers. Congr. Expo. ECCE 2009, vol. 2, no. 2, pp. 2869–2872, 2009, doi: 10.1109/ECCE.2009.5316448.

[7] Y.-J. Lee, A. Khaligh, A. Chakraborty, and A. Emadi, “Digital combination of buck and boost converters to control a positive buckboost converter and improve the output transients,” IEEE Trans. Power Electron., vol. 24, no. 5, pp. 1267–1279, May. 2009.

[8] P.-C. Huang, W.-Q. Wu, H.-H. Ho, and K.-H. Chen, “Hybrid buck-boost feedforward and reduced average inductor current techniques in fast line transient and high-efficiency buck-boost converter,” IEEE Trans. Power Electron., vol. 25, no. 3, pp. 719–730, Mar. 2010.

[9] C. L. Wei, C. H. Chen, K. C. Wu, and I. T. Ko, “Design of an average-current-mode noninverting buck-boost DC-DC converter with reduced switching and conduction losses,” *IEEE Trans. Power Electron.*, vol. 27, no. 12, pp. 4934–4943, 2012, doi: 10.1109/TPEL.2012.2193144.

[10] R. Paul and D. Maksimovic, “Analysis of PWM nonlinearity in non-inverting buck-boost power converters,” *PESC Rec. - IEEE Annu. Power Electron. Spec. Conf.*, vol. 3, pp. 3741–3747, 2008, doi: 10.1109/PESC.2008.4592538.

[11] Y. M. Chen, Y. L. Chen, and C. W. Chen, “Progressive smooth transition for four-switch buck-boost converter in photovoltaic applications,” in Proc. 3rd IEEE Energy Conversion Congr. and Expo., Phoenix, AZ, 2011, pp. 3620–3625.

[12] Y. Lee, S. Member, A. Khaligh, and A. Chakraborty, “Digital Combination of Buck and Boost Converters to Control a Positive Buck – Boost Converter and Improve the Output Transients,” vol. 24, no. 5, pp. 1267–1279, 2009.

[13] R. K. Hester, C. Thornton, S. Dhople, Z. Zhao, N. Sridhar, and D. Freeman, “High efficiency wide load range buck/boost/bridge photovoltaic microconverter,” *Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC*, pp. 309–313, 2011, doi: 10.1109/APEC.2011.5744613.

Şekillerin Açıklaması

Şekil 1, dört anahtarlı alçaltıcı-yükseltici çevirici kontrol sistemini göstermektedir.

Şekil 2, buluş konusu yöntem için doluluk oranı karakteristiğini göstermektedir.

Şekil 3, buluş konusu yöntem için hesaplanan doluluk oranı karakteristiğini göstermektedir.

Şekil 4, ideal kazanç-kontrol sinyali (u) grafiğidir.

Çizimlerin mutlaka ölçeklendirilmesi gerekmemektedir ve mevcut buluşu anlamak için gerekli olmayan detaylar ihmal edilmiş olabilmektedir.

Parça Referanslarının Açıklaması

ADC. Analog-Dijital çevirici

ePWM. Enhanced Power Width Modulator

PI. PI bloğu

S. Anahtar sürücü

T. Geçiş yöntemleri algoritması bloğu

VR. Referans gerilimi

A, B, C, D, E, F, G, H, I, J, K, L, M, N: Kontrolcü sinyalinin aldığı değerler

Cin: Giriş kapasitörü

Cout: Çıkış kapasitörü

D1, D2, D3, D4: Doluluk oranları

Iin: Giriş akımı

I_L: İndiktör akımı

Iout: Çıkış akımı

Q1, Q2, Q3, Q4: Anahtarlar

R, R1, R2: Dirençler

u: Kontrolcü sinyali

Vin: Giriş gerilimi

Vout: Çıkış gerilimi

Buluşun Detaylı Açıklaması

Bu detaylı açıklamada, buluşun tercih edilen yapılanmaları, sadece konunun daha iyi anlaşılmasına yönelik olarak ve hiçbir sınırlayıcı etki oluşturmayacak şekilde açıklanmaktadır.

Şekil 1'e göre PI bloğu (PI) çıkışında oluşan sinyal, kontrolcü sinyali (u) olarak adlandırılır. Bu sinyal geçiş yöntemleri algoritması bloğuna girer. Algoritma bloğu içerisinde doluluk oranları $D2$ ve $D1$ değerleri önerilen karakteristik yöntemlere göre ayarlanarak ePWM (Enhanced Power Width Modulator) aracılığıyla anahtarların sürülmesi sağlanır. $D2$ doluluk oranı alçaltıcı kısmın anahtarlarını (Q1, Q2), $D1$ doluluk oranı ise yükseltici kısmın anahtarlarını (Q3, Q4) kontrol eder. Şekil 2'de mod geçişleri için bu çalışma kapsamında önerilen doluluk oranı karakteristikleri verilmiştir. Grafiğin sol kısmındaki devamlı çizgiler alçaltıcı modun çalışma bölgesini, devamındaki kesik çizgiler alçaltıcı-yükseltici modun çalışma bölgesini ve son olarak devamlı çizgiler ise yükseltici modun çalışma bölgesini göstermektedir. Kontrolcü sinyalinin artmasına ve azalmasına bağlı olarak mod geçişleri sağlanmaktadır. Her iki yönlü hareket için de 0 alçaltıcı modu, 1 genişletilmiş alçaltıcı modu, 2 genişletilmiş yükseltici modu ve 3 yükseltici modu göstermektedir. $D1$ ve $D2$ doluluk oranlarının alabileceği değer aralığı 0 ≤ $D1$, $D2$ ≤ 1 olur. Kontrolcü sinyali bu durumda 0 < u < 2 ile ifade edilebilir. Alçaltıcı modun kontrol aralığı u cinsinden, 0 < u < 1 olurken, yükseltici modun kontrol aralığı 1 < u < 2 yazılabilir. Alçaltıcı mod için $D1$=0, $D2$=u, yükseltici mod için $D1$=u−1, $D2$=1 olarak u cinsinden yazılabilir.

<u>Kontrolcü sinyali u artarken</u>

0<u<B aralığında çevirici alçaltıcı modda çalışmaktadır. $D1$ doluluk oranı sıfıra ayarlanarak yükseltici kısmındaki anahtarın (Q3) tamamen kesimde, senkron anahtarın (Q4) tamamen iletimde olması sağlanmıştır. Kontrolcü sinyali u=B'ye eşit olduğunda çevirici alçaltıcı moddan, alçaltıcı-yükseltici moda geçiş yapacaktır. Bu geçişte osilasyon olmaması için $D1$ doluluk oranı $D1min$ değerine sıçrama yaparken, $D2$ doluluk oranı bu ani sıçramayı kompanze edecek şekilde azaltılmıştır. B≤ u <C aralığında çevirici genişletilmiş alçaltıcı modda çalışmaktadır. Çeviricinin, u=C değerinin altında ve üstünde formülünü yani karakteristiğini değiştirdiği görülür. C≤u<E aralığında ise çevirici genişletilmiş yükseltici modda çalışmaktadır. Kontrolcü sinyali u=E sağlandığında çevirici

alçaltıcı-yükseltici moddan yükseltici moda geçiş yapacaktır. Tam bu noktada $D2$ doluluk oranı 1'e sıçrama yaparken bu sıçramanın etkisini azaltmak için $D1$ doluluk oranı da azaltılmıştır. Bu sayede iki doluluk oranının birbirlerinin negatif etkilerini kompanze etmesi hedeflenmiştir. $E \leq u < 1{,}8$ aralığında ise çevirici yükseltici modda çalışır. $D2$ doluluk oranı 1'e ayarlanarak anahtarın (Q1) devamlı iletimde, senkron anahtarın (Q2) devamlı kesimde olması sağlanmıştır.

Kontrolcü sinyali u azalırken

$D < u < 1{,}8$ aralığında çevirici yükseltici modda çalışmaktadır. Kontrolcü sinyali $u=D$'ye eşit olduğunda, $D2$ doluluk oranı 1 değerinden 0,9 değerine düşer. $D1$ doluluk oranı bu durumu kompanze etmek için artırılmıştır. $C \leq u \leq D$ aralığında çevirici genişletilmiş yükseltici modda çalışmaktadır. Kontrolcü sinyalinin $u=C$ noktasında formülü değiştiği görülebilir. Çevirici $A < u < C$ aralığında da genişletilmiş alçaltıcı modda çalışır. Kontrolcü sinyali $u=A$'ya eşit olduğunda $D1$ doluluk oranı 0,1'değerinden 0'a düşürülür. $D2$ doluluk oranı bunu kompanze edecek şekilde artırılır. $0 < u \leq A$ aralığında çevirici alçaltıcı modda çalışmaktadır. Özetle u kontrolcü sinyalinin hem arttığı hem azaldığı her iki durum için; 0 alçaltıcı modu, 1 genişletilmiş alçaltıcı modu, 2 genişletilmiş yükseltici modu ve 3 ise yükseltici modu ifade etmektedir. Kontrolcü sinyalinin yönüne ve histerezis penceresinin genişliğine bağlı olarak mod değişim noktalarının farklı olduğu görülmektedir.

Geçiş Formüllerinin Elde Edilmesi:

Bu bölümde önerilen yöntemin grafiğinin üzerinde (bkz. Şekil 2) kontrolcü sinyalinin aldığı değerlerin $(A,B,C,D,E,F,G,H,I,J,K,L,M,N)$ nicel olarak ifadelerinin ve karşılık gelen doluluk oranlarının formülleriyle beraber bulunması anlatılmıştır. Çıkarımlara başlamadan önce (A=0,8), (B=0,87), (C=1), (D=1,1), (E=1,2) olarak seçilmiştir. A ile B katsayıları alçaltıcı mod ile alçaltıcı-yükseltici mod arasındaki geçişler esnasında kullanılacak olan histerezisi ifade ederken D ile E katsayıları alçaltıcı-yükseltici mod ile yükseltici mod arasındaki geçişler sırasında kullanılacak olan histerezisi ifade etmektedir. Kullanılacak olan histerezislerin pencere genişlikleri yeterince büyük seçilmezse sıçrama noktalarında oluşabilecek olan kararsızlıklardan dolayı çevirici modunu sürekli olarak değiştirebilir. Bu da çıkışta istenmeyen gürültü ve gerilim dalgalanmalarının oluşmasına neden olacaktır. Eğer histerezislerin pencere genişlikleri fazla olursa da çevirici daha çok alçaltıcı-yükseltici modda çalışacağı için verimlilik

düşecektir. Bu nedenle histerezis pencere genişlikleri A ile B arasında 0,07 olarak, D ile E arasında 0,1 olacak şekilde seçilmiştir. Alçaltıcı mod transfer fonksiyonu Eş. 2.75'teki gibi yazılabilir.

$$M = \frac{V_o}{V_i} = \frac{D_2}{1 - D_1} \tag{2.71}$$

$$M = \frac{V_0}{V_I} = D_2 \tag{2.75}$$

Yani alçaltıcı çalışma modu boyunca $D2 = u$ kontrolcü sinyaline eşit olacaktır. Bu sebeple $D2$ doluluk oranı çizgisinde A=0,80 noktasına karşılık gelen değer F=0,8 iken B=0,87 noktasına karşılık gelen değer I=0,87 olacaktır. Bu bölümde sadece alçaltıcı mod çalıştığı için yükseltici mod doluluk oranı $D1$ sıfıra eşittir. Alçaltıcı moddan genişletilmiş alçaltıcı moda yani alçaltıcı-yükseltici moda geçerken ki formül ise Eş. 2.71, $D1$ ve $D2'$ cinsinden yazıldığında Eş. 2.76 elde edilir. Burada $D2'$ bilinmeyen yeni değeri, $D1min$ yükseltici mod minimum doluluk oranını göstermektedir. Bu değer doluluk oranı kısıtlamaları göz önüne alınarak 0,1 olarak seçilmiştir. H noktasındaki doluluk oranını bulabilmek için Eş. 2.77 kullanılır ve Eş. 2.78'deki sonuç bulunur. G noktasındaki değerde aynı eşitsizlik kullanılarak, $\frac{v_o}{v_i}$=0,8 'e eşitlenerek Eş. 2.79'daki gibi bulunur.

$$\frac{V_o}{V_i} = \frac{D_2{}'}{1 - D_{1min}} \tag{2.76}$$

$$\frac{D_2{}'}{1 - 0{,}1} = 0{,}87 \tag{2.77}$$

$$D_2{}' = H = 0{,}783 \tag{2.78}$$

$$D_2{}' = G = 0{,}72 \tag{2.79}$$

H ve G noktalarının yatay ve düşen eksendeki değerleri artık bilinmektedir. İki noktası bilinen doğru denkleminden genişletilmiş alçaltıcı bölgesindeki $D2$ çizgisinin formülü Eş. 2.80'deki gibi elde edilir.

$$D_2 = 0{,}9u \tag{2.80}$$

Bu bölümde $D1$ değeri grafikten de görüleceği üzere 0,1 yani $D1min$ değerine eşittir. Kontrolcü sinyali C=1 değerine ulaştığında Eş. 2.80 kullanılarak $D2$ değerinin 0,9'a eşit olduğu grafikten de görülerek sağlaması yapılmış olur. Genişletilmiş alçaltıcı moddan genişletilmiş yükseltici moda geçerken $D2$ doluluk oranı çizgisi, kısıtlamalardan dolayı 0,9'a eşit alınarak, $D1$ doluluk oranı çizgisinin formülü bulunur. Grafikten $D1$ doluluk oranı çizgisine bakıldığına kontrolcü sinyali 1'e eşit olduğunda doluluk oranı değeri 0,1'e eşit olmaktadır. Bu sebeple $D1$ doluluk oranı formülü olarak Eş. 2.81 yazılabilir.

$$D_1 = u - 0{,}9 \tag{2.81}$$

Artık K ve N noktalarını içeren doğrunun denklemi bilindiği için K noktası için Eş. 2.81'de u yerine (1,1), N noktası için (1,2) yazıldığında K=0,2 ve N=0,3 olarak bulunur. Son olarak genişletilmiş alçaltıcı moddan genişletilmiş yükseltici moda geçerken Eş. 2.71'deki denklem Eş. 2.82'e dönüşür.

$$\frac{V_0}{V_i} = \frac{D_{2maks}}{1 - D_{1_anlıkdeğer}} \tag{2.82}$$

Burada $D1_anlıkdeğer$, o andaki $D1$ doluluk oranının değerini, $D2maks$ alçaltıcı mod maksimum doluluk oranını göstermektedir. Eş. 2.82, yükseltici modun transfer fonksiyonuna eşitlenirse L ve M noktalarının değerleri bulunabilir. Bu durum Eş. 2.83'te gösterilmiştir. $D1'$ bilinmeyen yeni bulunacak olan değerdir. L noktası için grafikten $D1_anlıkdeğer$ (0,2), M noktası için (0,3) yazıldığında L ve M noktasındaki değerler sırasıyla Eş. 2.84 ve Eş. 2.85'teki gibi elde edilir.

$$\frac{D_{2_maks}}{1 - D_{1_anlıkdeğer}} = \frac{1}{1 - D_1{}'} \tag{2.83}$$

$$\frac{0{,}9}{1 - 0{,}2} = \frac{1}{1 - D_1{}'} \quad D_1{}' = L = 0{,}111 \tag{2.84}$$

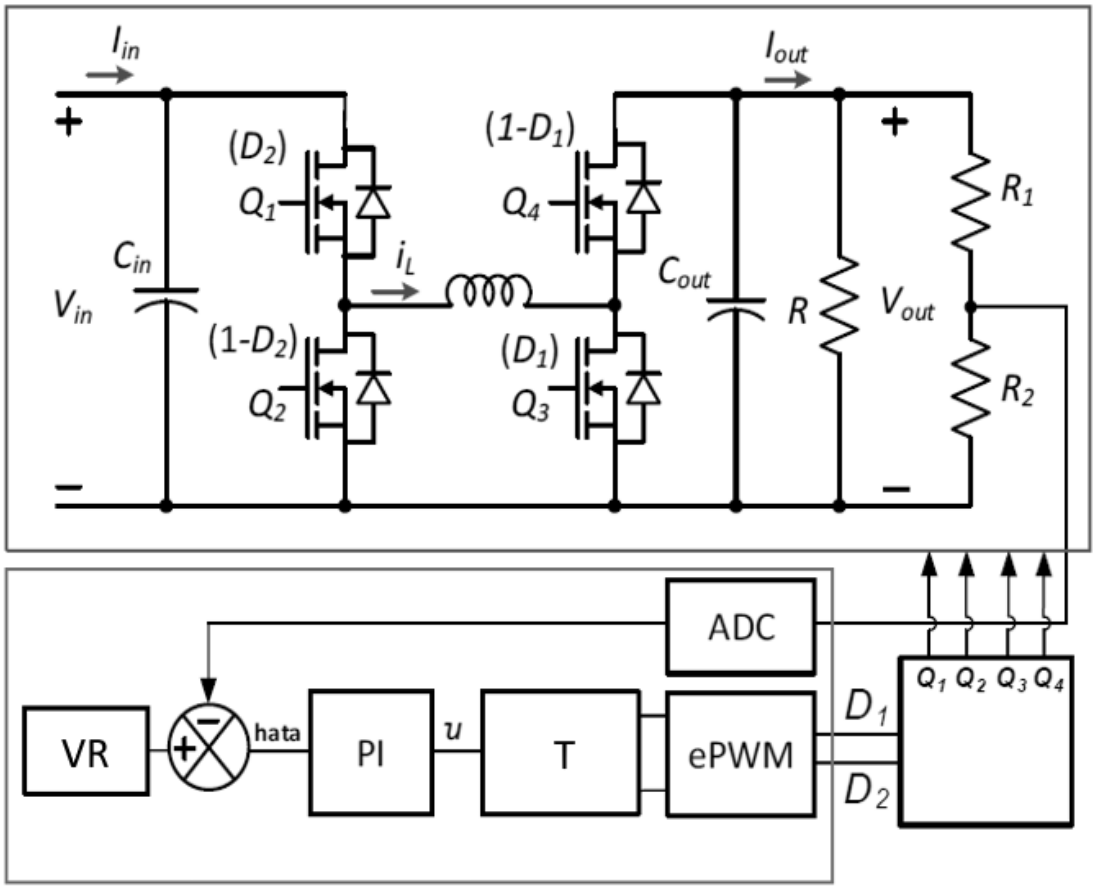
$$\frac{0{,}9}{1 - 0{,}3} = \frac{1}{1 - D_1{}'} \quad D_1{}' = M = 0{,}223 \tag{2.85}$$

İki noktası bilinen doğru denklemi formülü kullanılarak, L ve M noktasının üzerinde bulunduğu doğru denklemi Eş. 2.86'daki gibi yazılır.

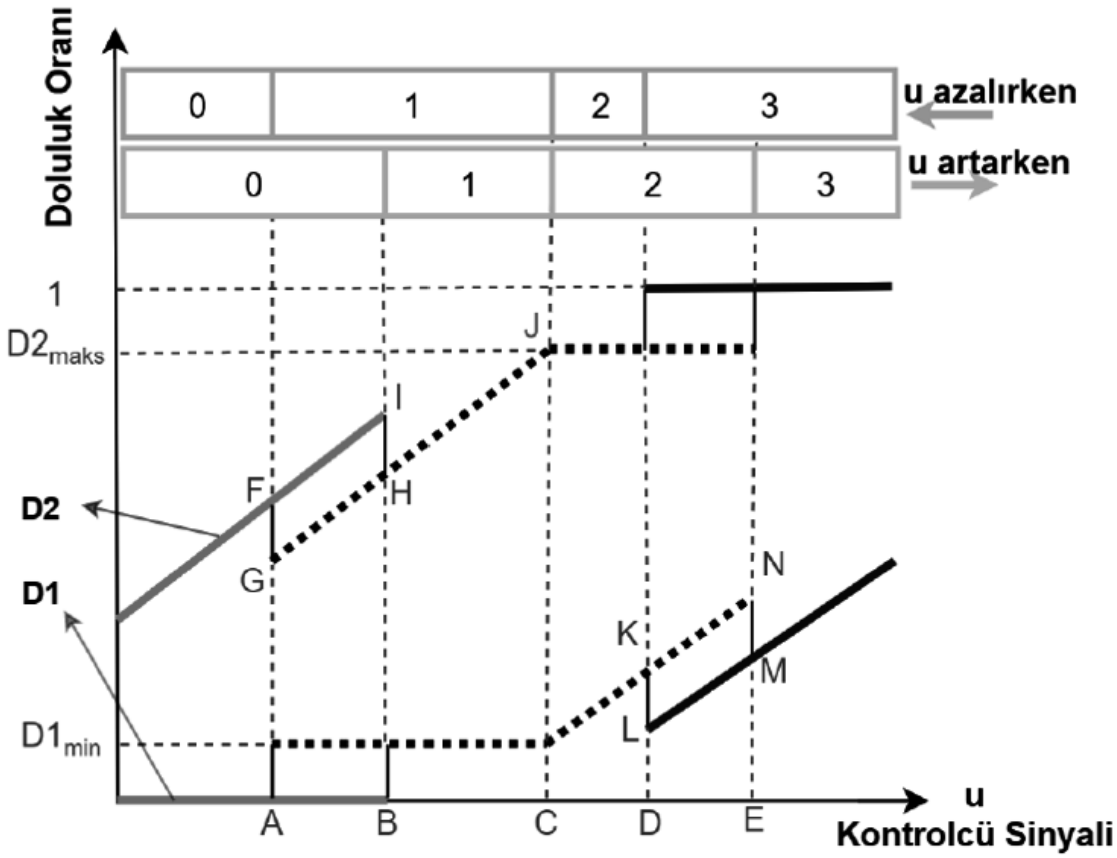
$$D_1 = 1{,}12(u - 1) \tag{2.86}$$

Bu değerlere göre Şekil 2'deki doluluk oranı grafiğinin tüm modlar için bulunan doluluk oranı formülleri ve noktalara karşılık gelen değerlerle beraber son hâli Şekil 3'teki gibi olur.

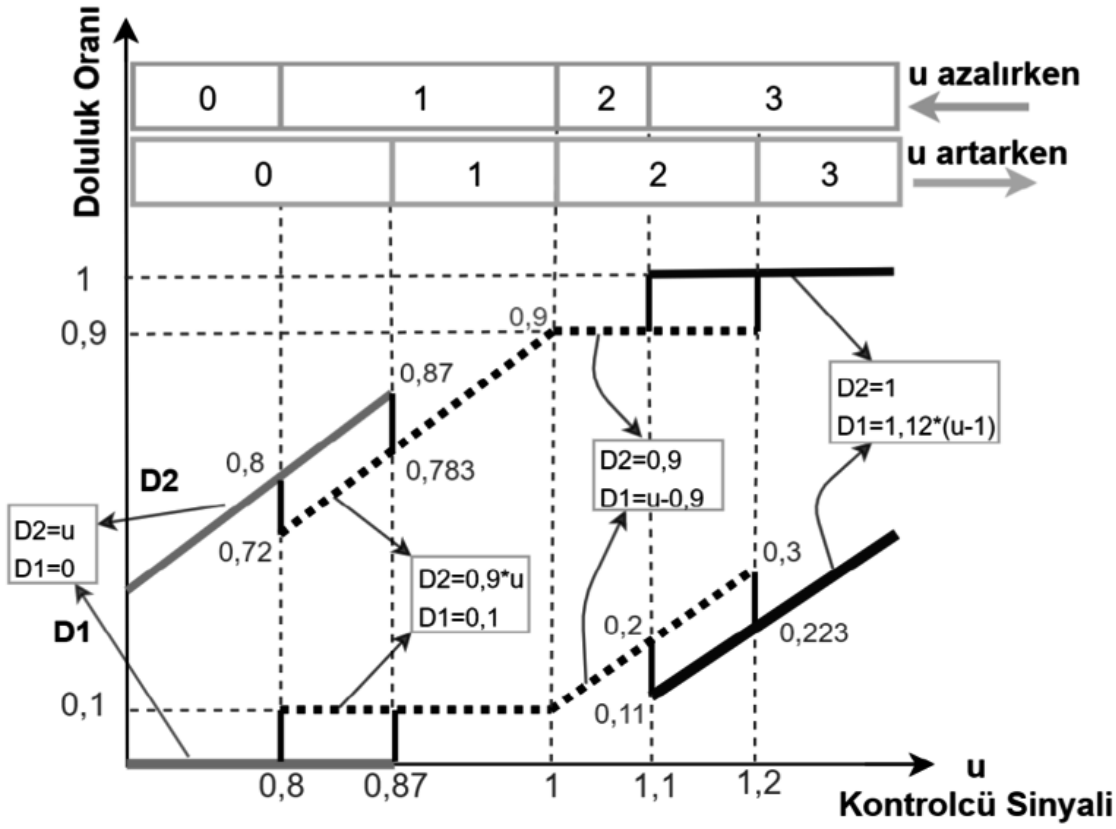
Mod geçişlerinde oluşabilecek kontrolcü sinyali (u) kararsızlıklarından dolayı çeviricinin sürekli olarak mod değiştirmesini engellemek ve bu mod geçişlerinde oluşabilecek gerilim dalgalanmalarını ortadan kaldırabilmek için histerezis yapıları kullanılmıştır. Mod geçişlerinde beklenen ideal kazanç−u grafiğini Şekil 4'teki ile birebir olmasa da olabildiğince benzemesi ve grafiğin doğrusal olması beklenir. Bu buluşta önerilen yöntem ile bu durum sağlanmaktadır. Şekle göre ideal durumda doluluk oranı sıçramaları bulunmadığı için kazanç çizgisinin parabolik olduğu ve herhangi bir sıçrama yapmadığı görülebilir. Önerilen yöntem ile kazanç-u grafiğinin şekildeki gibi ideal duruma benzer olması hedeflenmiştir.


I_{in}
I_{out}
+
(D_2)
Q_1
$(1\text{-}D_1)$
Q_4
R_1
C_{in}
i_L
C_{out}
V_{in}
R
V_{out}
$(1\text{-}D_2)$
Q_2
(D_1)
Q_3
R_2
−
ADC
Q_1 Q_2 Q_3 Q_4
VR
hata
PI
u
T
ePWM
D_1
D_2

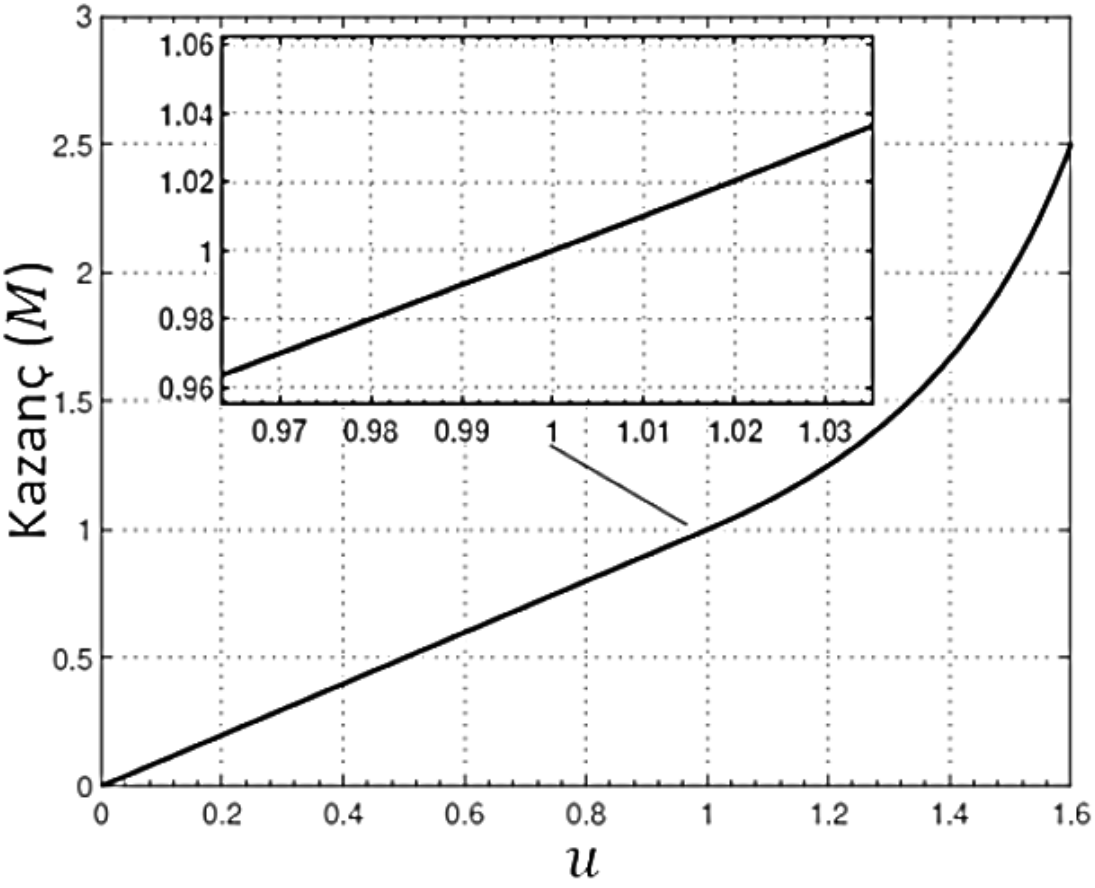
Şekil 1


Doluluk Oranı
0
1
2
3
u azalırken
0
1
2
3
u artarken
1
D2maks
J
I
F
H
D2
G
N
D1
K
M
L
D1min
A
B
C
D
E
u
Kontrolcü Sinyali

Şekil 2


Doluluk Oranı
u azalırken
u artarken
0
1
2
3
0
1
2
3
1
0,9
0,1
0,9
0,87
0,8
0,783
0,72
D2
D1
D2=u
D1=0
D2=0,9*u
D1=0,1
D2=0,9
D1=u-0,9
D2=1
D1=1,12*(u-1)
0,3
0,2
0,223
0,11
0,8
0,87
1
1,1
1,2
u
Kontrolcü Sinyali

Şekil 3


Kazanç (M)
u
0
0.5
1
1.5
2
2.5
3
0.2
0.4
0.6
0.8
1.2
1.4
1.6
1.06
1.04
1.02
0.98
0.96
0.97
0.99
1.01
1.03

Şekil 4